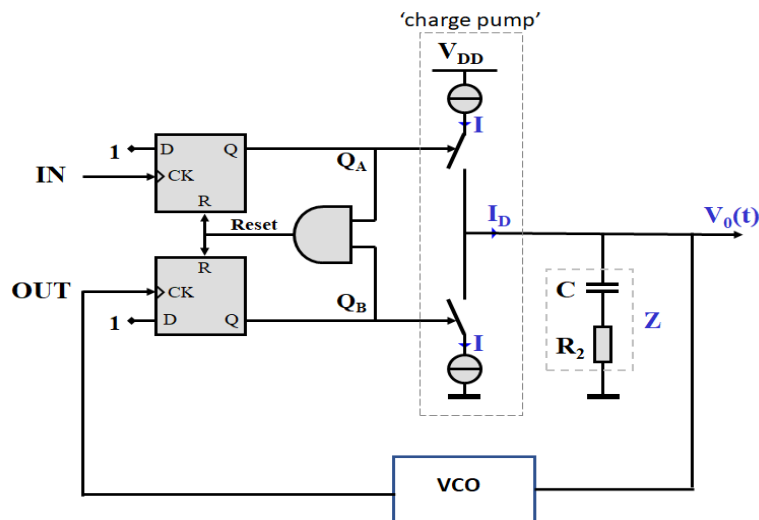


Exercice – Détecteur phase-fréquence

Le circuit PLL montré dans la figure contient un détecteur phase-fréquence avec pompe à charges ('charge pump') et filtre pseudo-intégrateur.

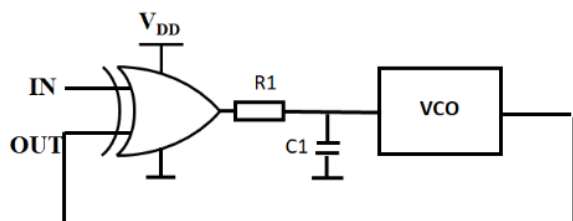


Déterminez les valeurs des composants du filtre, R_2 et C , qui assurent le fonctionnement de la PLL, en sachant que : $I = 800 \mu A$, $K_o = 500 \text{ Mrad/Vs}$, le facteur de qualité $Q=0.7$, et la pulsation naturelle $\omega_n = 632 \text{ Mrad/s}$.

Quiz

Choisissez la/les réponse(s) correctes

- On s'intéresse à une PLL de structure classique (voir figure) utilisant un OU exclusif (XOR) comme détecteur de phase, et un VCO couvrant la plage allant de $f_{OUT,min}$ à $f_{OUT,max}$:



- ce détecteur de phase accepte un signal d'entrée carré ou sinusoïdal
 - le filtre passe-bas $R1C1$ sert *seulement* à filtrer les petits parasites affectant le signal
 - la boucle ne peut pas fonctionner en-dehors de la plage de $f_{OUT,min}$ à $f_{OUT,max}$
 - si la fréquence d'entrée sort de la plage du VCO, la boucle sature
 - si la fréquence à l'entrée est entre $f_{OUT,min}$ et $f_{OUT,max}$ la boucle peut se verrouiller
- On injecte dans la boucle précédente un signal dont la fréquence f_0 est fixe et égale à la fréquence centrale (free running) du VCO. Les circuits sont alimentés à 5V.
 - la tension à l'entrée du VCO est égale à 2.5V
 - la tension à l'entrée du VCO est parfaitement continue
 - la fréquence en sortie du XOR est égale à f_0
 - le signal de sortie est modulé en fréquence

3. Pour le circuit PLL montre dans la figure, l'erreur de phase entre la sortie du VCO et le signal entrant doit être maintenue entre _____ pour maintenir un verrouillage.

- a) 0 et π
- b) 0 et $\pi/2$
- c) 0 et 2π
- d) π et 2π

4. Parmi les différents types de détecteurs de phase :

- a) le XOR est simple, mais nécessite des signaux de rapport cyclique 0.5
- b) le comparateur logique phase-fréquence donne un déphasage entrée-sortie nul
- c) l'ensemble multiplieur analogique + filtre passe-bas réalise aussi la comparaison de fréquence
- d) les trois peuvent détecter si la fréquence du VCO est plus grande ou plus petite que la fréquence du signal d'entrée

Notions théoriques pour l'exercice

Explication fonctionnement détecteur phase-fréquence (DPF) avec pompe de charge

Les sorties Q_A et Q_B génèrent des signaux de commande pour que la *pompe de charge* augmente ou diminue la tension de commande du VCO.

Lorsque la PLL est verrouillée, une différence de phase entre l'horloge OUT et l'horloge IN active la pompe de charge pendant une fraction de la période d'horloge, en injectant une charge proportionnelle à l'erreur de phase dans le filtre de boucle à chaque période. Si l'on considère plusieurs périodes, *un courant moyen $\bar{I}_D$ circule*. Le K_D est donc défini comme :

$$K_D = \frac{\bar{I}_D}{\phi_E} = \frac{I}{2\pi}$$

- **Rôle et fonctionnement de la pompe de charge :**

La pompe de charge convertit les impulsions numériques positives et négatives produites par le DPF en une tension de contrôle analogique pour ajuster la fréquence de l'oscillateur contrôlé en tension (VCO).

Les sources de courant 'source / sink' envoient ou retirent du courant vers le filtre RC en réponse aux impulsions du DPF. Une impulsion positive ajoute du courant, augmentant la tension de contrôle ; une impulsion négative retire du courant, diminuant la tension de contrôle. Cette tension de contrôle modifie la fréquence du VCO pour aligner le signal de sortie sur le signal de référence.

La pompe de charge fait le lien entre la détection de phase numérique et le contrôle de fréquence analogique dans une PLL mixte (comportant des circuits analogiques et numériques), permettant un verrouillage de phase et de fréquence efficace.

- **La fonction de transfert $K_D(p)F(p)$ et le concept de 'résistance fictive' $R1=V_{DD}/2I$ (voir slide 17 cours)**

Pour que le produit $K_D(p)F(p)$ ait une dimension correcte, c'est-à-dire $K_D=V_{DD}/4\pi$ (caractéristique de transfert pour alimentation unipolaire, voir slide 14 cours), et $F(p)$ filtre intégrateur (un pôle à l'origine et un zéro), il est considéré qu'une résistance fictive $R1$ est insérée ; la valeur de cette résistance est fixée et imposée par le fabricant du circuit à une valeur $R1=V_{DD}/2I$. Ainsi, on peut l'utiliser dans le calcul de la fonction de transfert avec cette valeur imposée, ce qui nous permet d'utiliser la forme canonique appropriée pour la fonction de transfert de la PLL (PLL deuxième degré), et de dimensionner le filtre pour respecter les paramètres imposés pour le comportement dynamique (pulsation propre ω_n , facteur de qualité Q)

- **Pourquoi un filtre avec un pôle à l'origine est un filtre intégrateur**

Un pôle à l'origine dans une fonction de transfert signifie que la réponse $F(p)$ dans le domaine de Laplace contient un terme proportionnel à $1/p$; ce terme indique une intégration dans le domaine temporel, car la transformation de Laplace inverse de $1/p$ correspond à une intégrale. En d'autres termes, un filtre avec un pôle à l'origine accumule les signaux d'entrée au fil du temps, effectuant ainsi une intégration. Cela est couramment utilisé dans les systèmes de contrôle, les PLL, et d'autres applications de traitement de signal où un comportement intégratif est nécessaire.

Corrigée

$$\begin{aligned}
 K_D F(p) &= \frac{V_O(p)}{\Phi_E(p)} = \frac{I_D(p)}{\Phi_E(p)} Z(p) = \frac{I}{2\pi} \cdot \frac{1+pCR_2}{pC} = \frac{V_{DD}}{4\pi} \cdot \frac{1+pCR_2}{pCR_1} \quad (\text{eq.1}) \\
 \frac{V_O(p)}{\omega_i(p)} &= \frac{K_D F(p)}{p + K_D F(p)k_0} = \frac{\frac{V_{DD}}{4\pi} \cdot \frac{1+pCR_2}{pCR_1}}{p + k_0 \cdot \frac{V_{DD}}{4\pi} \left(\frac{1+pCR_2}{pCR_1} \right)} \Rightarrow \quad \begin{array}{l} \text{résistance} \\ \text{fictive} \end{array} \left| R_1 = \frac{V_{DD}}{2I} \right| \\
 &\Rightarrow \frac{\frac{V_{DD}}{4\pi} \cdot \frac{1}{CR_1} (1+pCR_2)}{p^2 + p \cdot \frac{k_0 V_{DD}}{4\pi} \frac{R_2}{R_1} + k_0 \cdot \frac{V_{DD}}{4\pi} \cdot \frac{1}{CR_1}} = \frac{1}{k_0} \frac{\omega_u^2 (1+p\tau)}{p^2 + p \frac{\omega_u}{Q} + \omega_u^2} \quad \text{Forme canonique} \quad (\text{eq.2}) \\
 &\Rightarrow \omega_u = \sqrt{k_0 \frac{V_{DD}}{4\pi} \cdot \frac{1}{CR_1}} = \sqrt{\frac{k_0 I}{2\pi C}} \Rightarrow \omega_u = \frac{k_0 I}{2\pi C} = (632.18)^2 \Rightarrow \\
 &\Rightarrow R_2 = 0.159 \text{ pF}
 \end{aligned}$$

Pour déterminer Q, on remplace l'expression de ω_u dans le second terme du dénominateur de la forme canonique, puis on compare ce terme au terme correspondant dans le dénominateur de la fonction de transfert.

De l'expression de Q on en détermine la valeur de R2.

$$\begin{aligned}
 \frac{k_0 V_{DD}}{4\pi} \cdot \frac{R_2}{R_1} \cdot \frac{C}{C} &= \sqrt{\frac{k_0 V_{DD}}{4\pi} \cdot \frac{1}{CR_1}} \cdot \frac{1}{Q} \\
 \left(\sqrt{\frac{k_0 V_{DD}}{4\pi} \cdot \frac{1}{CR_1}} \right) \cdot R_2 C &= \sqrt{\frac{k_0 V_{DD}}{4\pi} \cdot \frac{1}{CR_1}} \cdot \frac{1}{Q} \Rightarrow \\
 \Rightarrow \frac{1}{Q} &= R_2 \cdot \sqrt{\frac{k_0 V_{DD}}{4\pi} \cdot \frac{1}{CR_1}} \cdot C = R_2 \cdot \sqrt{\frac{k_0 I C}{2\pi}} \Rightarrow \\
 \Rightarrow R_2 &= \frac{1}{Q \sqrt{\frac{k_0 I C}{2\pi}}} \Rightarrow R_2 \simeq 14 \text{ K}\Omega
 \end{aligned}$$

Réponses quiz

N°	Réponses correctes	Commentaires
1.	c),e)	a) le XOR est un circuit logique qui nécessite des signaux carrés de rapport cyclique 0.5 b) comme le détecteur de phase est numérique, le filtre passe-bas sert aussi pour extraire la valeur moyenne du signal carré en sortie du XOR (il n'y a pas, en général, beaucoup de parasites pour les signaux numériques ...) . d) si l'entrée sort de la plage utile, la boucle ne sature pas, elle sera déverrouillée (on dit aussi que la boucle décroche)
2.	a), d)	b) et d) un filtre RC ne peut pas supprimer totalement les harmoniques du signal carré en sortie du XOR, ce signal présente donc une faible ondulation de forme quasi-triangulaire qui est à l'origine d'une modulation de fréquence parasite en sortie c) elle est égale à $2 \cdot f_0$
3.	a)	0 et π , centrée sur $\pi/2$ (similaire pour XOR et multiplieur analogique)
4.	a),b),c)	d) seulement le détecteur phase -fréquence basé sur la logique séquentielle